

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

JCS42 U.S. PTO
09/247549
02/10/99

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
る事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
in this Office.

出願年月日
Date of Application:

1998年 2月12日

願番号
Application Number:

平成10年特許願第029419号

願人
Applicant(s):

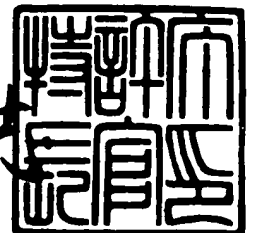
ローム株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

1998年11月 6日

特許庁長官
Commissioner,
Patent Office

山佐 建志



【書類名】 特許願
【整理番号】 PR700755
【提出日】 平成10年 2月12日
【あて先】 特許庁長官 殿
【国際特許分類】 H04N 9/45
【発明の名称】 マルチフォーマットビデオエンコーダ
【請求項の数】 1
【発明者】
 【住所又は居所】 京都市右京区西院溝崎町 2 1 番地 ローム株式会社内
 【氏名】 河村 泰則
【特許出願人】
 【識別番号】 000116024
 【氏名又は名称】 ローム株式会社
【代理人】
 【識別番号】 100085501
 【弁理士】
 【氏名又は名称】 佐野 静夫
【手数料の表示】
 【予納台帳番号】 024969
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 9003241
【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 マルチフォーマットビデオエンコーダ

【特許請求の範囲】

【請求項 1】 RGB 信号を複数のビデオフォーマットでエンコードすることができるマルチフォーマットビデオエンコーダにおいて、

前記 RGB 信号より色差信号を出力する手段と、三角関数値を記憶するメモリと、前記ビデオフォーマットに基づいて所定の間隔を設ける演算により前記メモリへのアドレスを出力するアドレス演算回路と、前記メモリより取り出される三角関数値と前記色差信号の乗算をする乗算回路とを備えたことを特徴とするマルチフォーマットビデオエンコーダ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は RGB 信号を NTSC (National Television System Committee) や PAL (Phase Alternation by Line) 等の種々のビデオフォーマットでエンコードすることができるマルチフォーマットビデオエンコーダに関する。

【0002】

【従来の技術】

エンコーダは RGB 信号より色差信号を生成し、その色差信号を NTSC 方式等のビデオフォーマットに基づいて色副搬送波で変調して搬送色信号等を生成する機器である。デジタル化された RGB 信号をデジタル回路によってエンコードするエンコーダでは、次に述べるように三角関数値を記憶する ROM (リード・オンリ・メモリ) が設けられていた。例えば 13.5MHz で RGB 信号が入力される NTSC 方式のエンコーダでは、次式で示されるようにして輝度信号 Y 及び搬送色信号 C が作成される。

【0003】

$$Y = 0.299R + 0.587G + 0.114B$$

$$C = \{ (B - Y) / 2.08 \} \cdot \sin(\omega t) + \{ (R - Y) / 1.14 \} \cdot \cos(\omega t)$$

ただし、 ω は色副搬送波の周波数を f_{SC} とすると $2\pi f_{SC}$ であり、NTSC方式では f_{SC} は3.579545MHzである。

【0004】

上記条件のように、RGB信号が13.5MHzでエンコーダに入力される場合には、 $\sin(\omega t)$ と $\cos(\omega t)$ については13.5MHzより導き出される周期での値を前記ROMに記憶しておいて、エンコーダは前記ROMより $\sin(\omega t)$ と $\cos(\omega t)$ の値を13.5MHzのクロックで順番に取り出すことにより、上述の式に基づいて搬送色信号Cを作成していた。

【0005】

つまり、上記条件では図6に示すように、エンコーダの13.5MHzの1クロックあたりの色副搬送波の位相Phは $360 \cdot 3.5 / 132 = 95.45 \text{ deg}$ となる。したがって、前記ROMには $\sin(\omega t)$ の値としてS0、S1、・・・の値を記憶しておけばよい。 $\cos(\omega t)$ についても図6における $\sin(\omega t)$ とは位相がずれているだけで同様にして値を求めて前記ROMに記憶しておけばよい。そして、クロックごとにS0、S1、・・・の順番で値を取り出して搬送色信号Cを求めていく。

【0006】

色副搬送波の周波数とクロック周波数13.5MHzとの比 $f_{SC} / 13.5 \text{ MHz}$ は、 $35 / 132$ に一致する。そのため、前記ROMには \sin 値として132個のデータS0、S1、・・・、S131を記憶し、S131の次の値には再びS0に戻って取り出していた。このように、前記ROMには色副搬送波の35周期分のデータが記憶されることになる。

【0007】

NTSC方式での以上の関係を図7の左欄に示す。ここで、ワード数とは \sin 又は \cos のいずれか一方について前記ROMに必要な記憶容量であり、1ワードあたりに1個の \sin 値又は \cos 値が記憶されている。

【0008】

また、世界のビデオフォーマットには、NTSC、PAL、PAL-M、PAL-N等の種々のフォーマットがあり、搬送色信号を作り出すための色副搬送波

の周波数は各方式によって異なっている。そのため、デジタル回路で構成されるとともに各種ビデオフォーマットでエンコードすることができる従来のマルチフォーマットビデオエンコーダでは、各方式で別個に \sin 値及び \cos 値を記憶するROMが必要となっていた。

【0009】

例えば、PAL方式では、図7のPAL欄にあるように、色副搬送波の周波数 f_{SC} が 4.43361875MHz であり、RGB信号が 13.5MHz でエンコーダに入力される場合には、周波数の比 $f_{SC}/13.5\text{MHz}$ は、ほぼ $423/1288$ に一致する。そのため、1クロックあたりの位相は、 $360 \cdot 423/1288 = 118.23\text{deg}$ となり、 \sin 値又は \cos 値のいずれか一方についてROMに必要なワード数は1288となる。

【0010】

また、PAL-M方式では、色副搬送波の周波数 f_{SC} は、 3.57561149MHz であり、RGB信号が 13.5MHz でエンコーダに入力される場合には、周波数の比 $f_{SC}/13.5\text{MHz}$ は、ほぼ $303/1144$ に一致する。そのため、1クロックあたりの位相は 95.35deg となり、ROMに必要なワード数は1144となる。

【0011】

また、PAL-N方式では、色副搬送波の周波数 f_{SC} は、 3.58205625MHz であり、RGB信号が 13.5MHz でエンコーダに入力される場合には、周波数の比 $f_{SC}/13.5\text{MHz}$ は、ほぼ $173/652$ に一致する。そのため、1クロックあたりの位相は 95.52deg となり、ROMに必要なワード数は652となる。

【0012】

【発明が解決しようとする課題】

したがって、従来のマルチフォーマットビデオエンコーダでは、NTSC、PAL、PAL-M及びPAL-Nに対応するだけでも、各方式によって色副搬送波の周波数 f_{SC} が異なっているために、それぞれについて別々にROMを設ける必要があり、合計するとこれらのROMには $132 + 1288 + 1144 + 65$

2 = 3 2 1 6ワードを \sin 値として記憶する必要があった。このように、上記従来のマルチフォーマットビデオエンコーダでは、ROMに必要な記憶容量が増大しているためにコストが上昇するという問題があった。

【0013】

また、従来ではエンコードを行うビデオフォーマットに応じてROMにおけるアドレスを分割してそれぞれに三角関数値を記憶するようにしていたが、ビデオフォーマットが異なる領域とは互いに関連がなく、別々のメモリが設けられていると考えることができる。

【0014】

本発明は上記課題を解決するものであり、必要なメモリ容量を縮小したマルチフォーマットビデオエンコーダを提供することを目的とする。また、エンコードする方式の変更等にも簡単に対応することができるようにすることも目的とする。

【0015】

【課題を解決するための手段】

上記課題を解決するために本発明では、RGB信号を複数のビデオフォーマットでエンコードすることができるマルチフォーマットビデオエンコーダにおいて、前記RGB信号より色差信号を出力する手段と、三角関数値を記憶するメモリと、前記ビデオフォーマットに基づいて所定の間隔を設ける演算により前記メモリへのアドレスを出力するアドレス演算回路と、前記メモリより取り出される三角関数値と前記色差信号の乗算をする乗算回路とを備えるようにしている。

【0016】

このような構成によると、マルチフォーマットビデオエンコーダはメモリに例えば各々1024ワードの \sin 値と \cos 値の三角関数値を記憶している。アドレス演算回路ではビデオフォーマットに基づいて所定の間隔を設けるようにしたアドレスを生成しており、このアドレス演算回路によって生成されたアドレスで \sin 値及び \cos 値を前記メモリより取り出す。そして、マルチフォーマットビデオエンコーダは色差信号を出力する手段より出力される色差信号と前記メモリで得られた三角関数値の乗算を乗算回路で行う。これにより、マルチフォー

マツトビデオエンコーダはビデオフォーマットに基づく色副搬送波の各周波数でエンコードすることができる。本構成では各ビデオフォーマットに対してROMに記憶されている三角関数値を共通にして使用しているので、ビデオフォーマット及びその組合わせに応じてROMの容量を増大する必要がない。

【0017】

【発明の実施の形態】

以下、本発明の一実施形態について図面を参照して説明する。図1は本実施形態のマルチフォーマットビデオエンコーダのブロック図である。マルチフォーマットビデオエンコーダにはデジタル化されたそれぞれ8ビットのRGB信号及びNTSCやPAL等のビデオフォーマットを設定する信号Seが入力される。本実施形態では前記RGB信号は周波数が13.5MHzで入力されるものとする。そのため、マルチフォーマットビデオエンコーダは13.5MHzのクロックで動作する。

【0018】

輝度・色差信号生成回路1は前記RGB信号を入力し、輝度信号Yと色差信号B-Y、R-Yを生成する手段である。なお、輝度信号Yについては上述の式に基づいて生成している。色差信号B-Y、R-Yについては上述の式におけるように、すでに色差信号B-Yでは $1/2.08$ に、色差信号R-Yでは $1/1.14$ に振幅を制限している。

【0019】

一方、アドレス演算回路6は信号Seを入力し、後述するように信号Seで特定されるビデオフォーマットに基づいてROM7へのアドレスについて所定の間隔を設ける演算をする。ROM7はアドレス演算回路6より出力されるアドレスの三角関数値を出力する。このとき、ROM7からはsin値とcos値の各三角関数値が取り出される。

【0020】

乗算回路2は、輝度・色差信号生成回路1より出力される色差信号B-Yと、ROM7より取り出されるsin値の乗算をする。また、乗算回路3は、輝度・色差信号生成回路1より出力される色差信号R-Yと、ROM7より取り出され

る \cos 値に基づく値の乗算をする。

【0021】

ただし、ビデオフォーマットがNTSC方式である場合にはスイッチ9が端子a側に固定され、ROM7より出力される \cos 値が直接乗算回路3に送られる。これに対して、ビデオフォーマットがPAL方式である場合には、1走査線ごとにスイッチ9が端子a側とb側に切り換わり、端子b側では反転回路8を経由するようにする。これによって、色差信号R-Yについては1走査線ごとに色副搬送波の極性が反転する。

【0022】

加算回路4は乗算回路2、3のそれぞれの乗算結果を加算し、搬送色信号Cを生成する。また、加算回路5は輝度信号Yと搬送色信号Cとを加算して映像信号Vを生成する。したがって、本実施形態のマルチフォーマットビデオエンコーダは、入力されるRGB信号を信号Seによって特定されるビデオフォーマットでエンコードし、輝度信号Y、搬送色信号C及び映像信号Vを出力する。

【0023】

ROM7では図2に示すように、 \sin 値、 \cos 値についてそれぞれ1024ワードの三角関数値が記憶されている。 \sin 値については、図3において曲線Aに示すように、1周期分の \sin 関数を1024等分し、始点のアドレスを0として \sin 値として0を記憶し、順番にアドレスに対応して \sin 値をROM7（図1参照）に記憶している。

【0024】

これにより、図2及び図3に示すように、特にアドレスが256での値は1となり、アドレスが512での値は0となり、アドレスが768での値は-1となる。また、最終のアドレスである1023では、きわめて0に近い値となっている。

【0025】

\cos 値については、図3において曲線Bに示すように曲線Aに対して90degの位相差が設けられた波形となっており、アドレスが0での値が1となる。また、アドレスが256での値は0となり、アドレスが512での値は-1とな

り、アドレスが768での値は0となり、最終のアドレスである1023では、きわめて1に近い値となっている。なお、図3においてアドレスが1024に対応する \sin 値と \cos 値についてはアドレスが0でのそれぞれの値と等しくなっている。

【0026】

アドレス演算回路6（図1参照）でのアドレスの演算の原理は次のようになっている。上述のようにマルチフォーマットビデオエンコーダが13.5MHzで動作する場合、ビデオフォーマットがNTSC方式であるときには色副搬送波の周波数 f_{SC} が3.579545MHzであり、 $1024 \times 3.579545 / 13.5 = 271.52$ となり、小数点以下を四捨五入して得られる272を加算値としてクロックごとにアドレスに加えることによってROM7（図1参照）より前述した1クロックあたりの色副搬送波の位相95.45degでの \sin 値及び \cos 値に近似した値を得ることができる。このように、アドレス演算回路6では、前記加算値によってアドレスに所定の間隔が設けられる。

【0027】

そして、加算を繰り返すことによりアドレスが1024以上となれば1024を0としてアドレスを求めることによりROM7（図1参照）で \sin 値及び \cos 値を取り出すことができる。PAL、PAL-M、PAL-Nでは色副搬送波の周波数 f_{SC} が異なるので、前記加算値を変更することにより種々のビデオフォーマットでエンコードすることができるマルチフォーマットビデオエンコーダを実現することができる。

【0028】

しかし、上述のようにアドレスの加算値をROM7（図1参照）と同様に10ビットで設定すると、演算結果に四捨五入にともなう誤差が生じ、加算を繰り返すことにより誤差が蓄積される結果となる。そのため、実際にエンコーダで処理される色副搬送波の周波数 $E f_{SC}$ は色副搬送波の周波数 f_{SC} と微妙にずれてしまう。

【0029】

そこで、このようなずれを小さくするために、本実施形態ではアドレス演算回

路 6 (図 1 参照) の内部では多ビットで (ここでは一例として 20 ビットで) アドレスの演算を行い、最終的にこの演算結果を 10 ビットのアドレスに変更して ROM 7 (図 1 参照) に供給するようにしている。

【0030】

図 4 はアドレス演算回路 6 の内部構成を示すブロック図である。マルチフォーマットビデオエンコーダの外部より入力される NTSC 方式や PAL 方式等のビデオフォーマットを選択する信号 S_e に基づいて加算値設定回路 11 は 20 ビットの加算値 n を出力する。NTSC 方式が設定されている場合には、加算値として $3.579545 \times 2^{20} / 13.5 = 278032$ を出力する。

【0031】

20 ビットの加算器 12 は 20 ビットのアドレスに加算値 n を加算する。そして、フリップフロップ回路 (FF) 13 は加算器 12 の加算結果を入力し、13.5 MHz のクロック CLK に同期して出力する。フリップフロップ回路 13 の出力は加算器 12 の一方の入力となる。また、フリップフロップ回路 13 の出力は 20 ビットのアドレスであるので、シフト回路 14 でシフト演算により値を 1 / 1024 して 10 ビットのアドレスに変更してから ROM 7 に供給する。

【0032】

加算器 12 は前回のアドレスに加算値 n を加えていくが、 $2^{20} = 1048576$ で 0 となるように出力する。したがって、加算結果が例えば 1048577 となる場合には加算器 12 の出力を 1 とする。20 ビットの加算器 12 はこのような動作をするためには、単に桁あふれを無視して 20 ビットでの加算を行うだけでよい。

【0033】

NTSC 方式での以上の関係を図 5 の左欄に示す。NTSC 方式では、色副搬送波の周波数 f_{SC} は 3.579545 MHz であり、マルチフォーマットビデオエンコーダが 13.5 MHz のクロックで動作するとき、1 クロックあたりの色副搬送波の位相は $360 \cdot 3.579545 / 13.5 = 95.4545 \text{ deg}$ である。ROM 7 (図 1 参照) と同様の 10 ビットでアドレスの演算をする場合には、クロックごとの加算値は上述のように 272 となるが、本実施形態のよう

に20ビットで演算をする場合には加算値は278032となる。

【0034】

次に、ビデオフォーマットがPAL方式では、色副搬送波の周波数 f_{SC} は4.43361875MHzであり、1クロックあたりの色副搬送波の位相は118.2298degとなる。このとき、10ビットでの加算値は $1024 \times 4.43361875 / 13.5 = 336.30$ より小数点以下を四捨五入して336であり、20ビットでの加算値は $1048576 \times 4.43361875 / 13.5 = 344369.35$ より、小数点以下を四捨五入して344369である。

【0035】

ビデオフォーマットがPAL-M方式では、色副搬送波の周波数 f_{SC} は3.57561149MHzであり、1クロックあたりの色副搬送波の位相は95.3496degとなる。このとき、10ビットでの加算値は同様の計算により271であり、20ビットでの加算値は277726である。

【0036】

ビデオフォーマットがPAL-N方式では、色副搬送波の周波数 f_{SC} は3.58205625MHzであり、1クロックあたりの色副搬送波の位相は95.5215degとなる。このとき、10ビットでの加算値は272であり、20ビットでの加算値は278227である。

【0037】

このように、本実施形態のようにアドレス演算回路6（図4）を多ビット（例えば20ビット）でアドレス演算を行うようにしているので、10ビットで演算する場合に比べてエンコードの精度が高くなっている。

【0038】

実際の設計にあたってはビデオフォーマットごとに、10ビットより順に各ビットでアドレスの加算値を求め、その加算値によって規定されるマルチフォーマットビデオエンコーダにおける実際の色副搬送波の周波数 Ef_{SC} を求め、 Ef_{SC} と f_{SC} とのずれを $\text{delta} = (Ef_{SC} - f_{SC}) / f_{SC}$ で評価した結果に応じて列記し、必要な精度が得られるようなビット数の設定を行う。

【0039】

本実施形態のように20ビットを採用すると、ビデオフォーマットがいずれの方式であっても、ずれ δ は 1 ppm 程度となり十分な演算精度が得られる。もちろん、25ビット、30ビットとビット数をさらに上げることにより演算精度の向上を図ることができる。

【0040】

以上説明したように本実施形態によれば、ROM 7 (図 1 参照) にそれぞれ 1024ワードの \sin 値と \cos 値を記憶しており、NTSCやPAL等の各種のビデオフォーマットに対しても共通してこれらの三角関数値を利用することができるので、上記従来のマルチフォーマットビデオエンコーダと比較して \sin 値と \cos 値のいずれか一方について、必要な記憶容量が3216ワードから1024ワードへと飛躍的に小さくすることができる。そのため、本実施形態ではアドレスを演算するためのアドレス演算回路6が付加されているが、ROM 7の記憶容量が小さいのでマルチフォーマットビデオエンコーダを小さくすることができ、コスト低減が可能となる。

【0041】

また、アドレス演算回路6の内部では20ビットでアドレスの演算を行い、その結果得られるアドレスを $1/1024$ してROM 7への実際の10ビットのアドレスとしている。これにより、アドレス演算時に生じる色副搬送波の周波数のずれが小さくなり、マルチフォーマットビデオエンコーダは高精度でエンコードを行うことができる。

【0042】

また、マルチフォーマットビデオエンコーダでエンコードを行うビデオフォーマットの追加や変更を行うには、基本的に加算値 n (図 4 参照) の追加や変更等により可能となるので簡単に対処できる。また、特にエンコードを行う変調方式が多い場合でも、ROM 7 (図 1 参照) の記憶容量の増大をとまなわないので効果的である。なお、入力されるRGB信号が13.5MHz以外である場合には、上述の手法により加算値を決定すれば、マルチフォーマットビデオエンコーダはそのRGB信号の入力に同期してエンコードをすることができる。

【0043】

【発明の効果】

以上説明したように本発明によれば、マルチフォーマットビデオエンコーダは各種ビデオフォーマットに対してもアドレス演算回路でアドレスの演算をしているため、メモリに記憶されている三角関数値を共通で利用できる。そのため、メモリの容量を小さくすることが可能となっている。例えば、マルチフォーマットビデオエンコーダの集積化した回路ではチップサイズが小さくなり、コストの低減を図ることができる。

【図面の簡単な説明】

【図1】 本発明の一実施形態のマルチフォーマットビデオエンコーダのブロック図。

【図2】 そのマルチフォーマットビデオエンコーダのROMのアドレス構成を示す図。

【図3】 そのROMに記憶されている三角関数値をグラフ表示した図。

【図4】 そのマルチフォーマットビデオエンコーダのアドレス演算回路の内部構成を示すブロック図。

【図5】 そのアドレス演算回路での各種ビデオフォーマットと加算値等との関係を示す図。

【図6】 従来のマルチフォーマットビデオエンコーダでのROMに記憶されるデータの一例を示す図。

【図7】 その従来のマルチフォーマットビデオエンコーダでの各種ビデオフォーマットに対して必要な記憶容量等との関係を示す図。

【符号の説明】

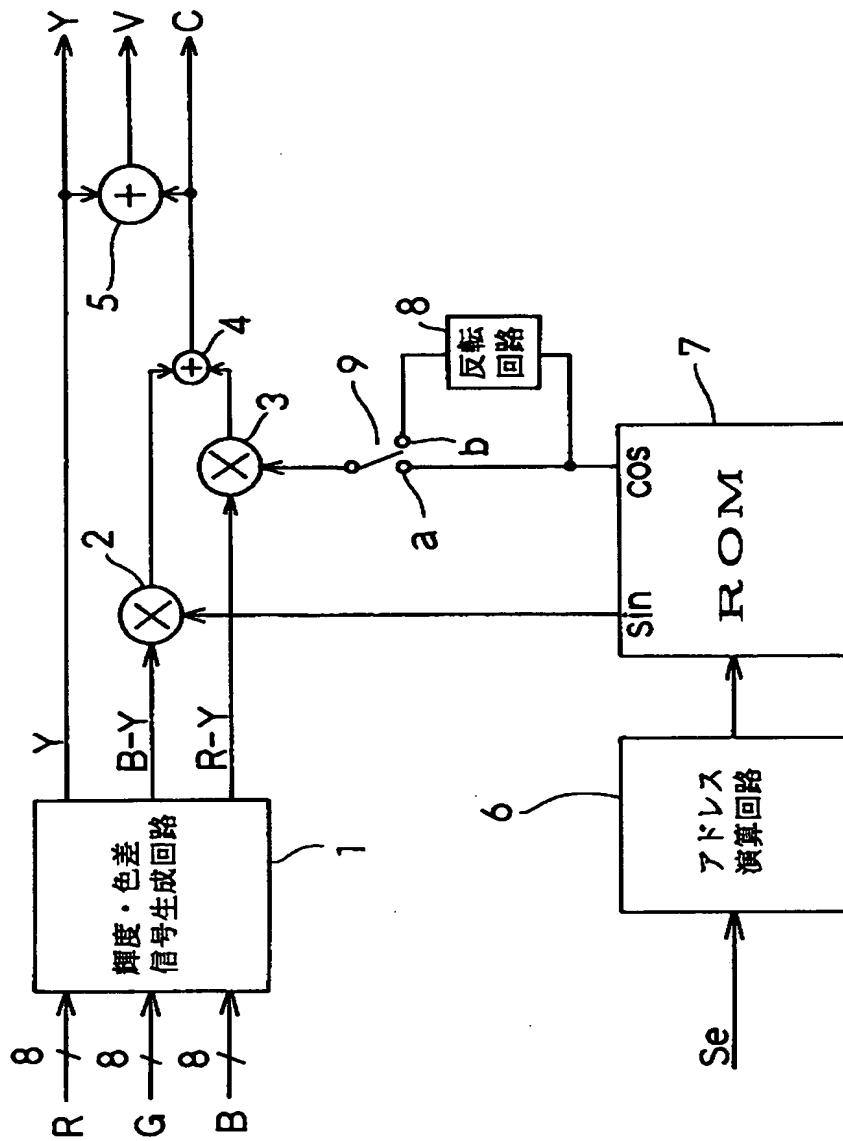
- 1 輝度・色差信号生成回路
- 2、3 乗算回路
- 4、5 加算回路
- 6 アドレス演算回路
- 7 ROM（リード・オンリ・メモリ）
- 8 反転回路

- 9 スイッチ
- 1 1 加算値設定回路
- 1 2 加算器
- 1 3 FF (フリップフロップ回路)
- 1 4 シフト回路
- C 搬送色信号
- V 映像信号
- Y 輝度信号

【書類名】

図面

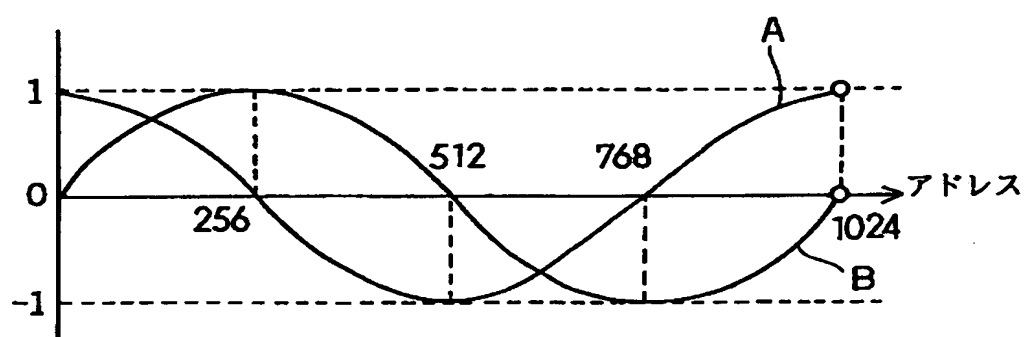
【図 1】



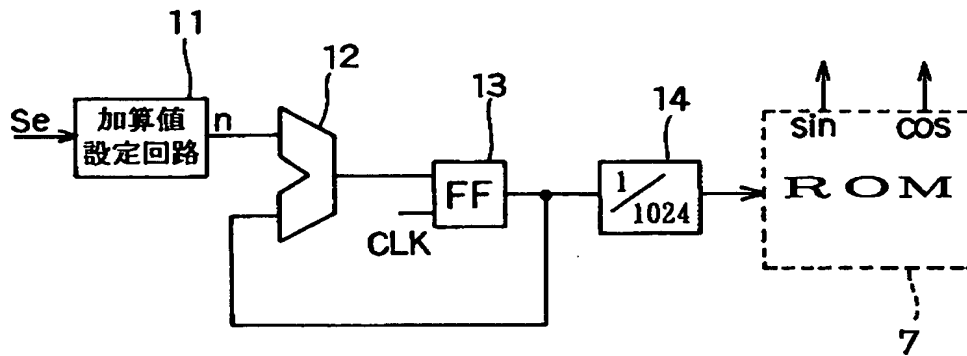
【図2】

アドレス	sin	cos
0	0	1
⋮	⋮	⋮
256	1	0
⋮	⋮	⋮
512	0	-1
⋮	⋮	⋮
768	-1	0
⋮	⋮	⋮
1023	$\doteq 0$	$\doteq 1$

【図3】



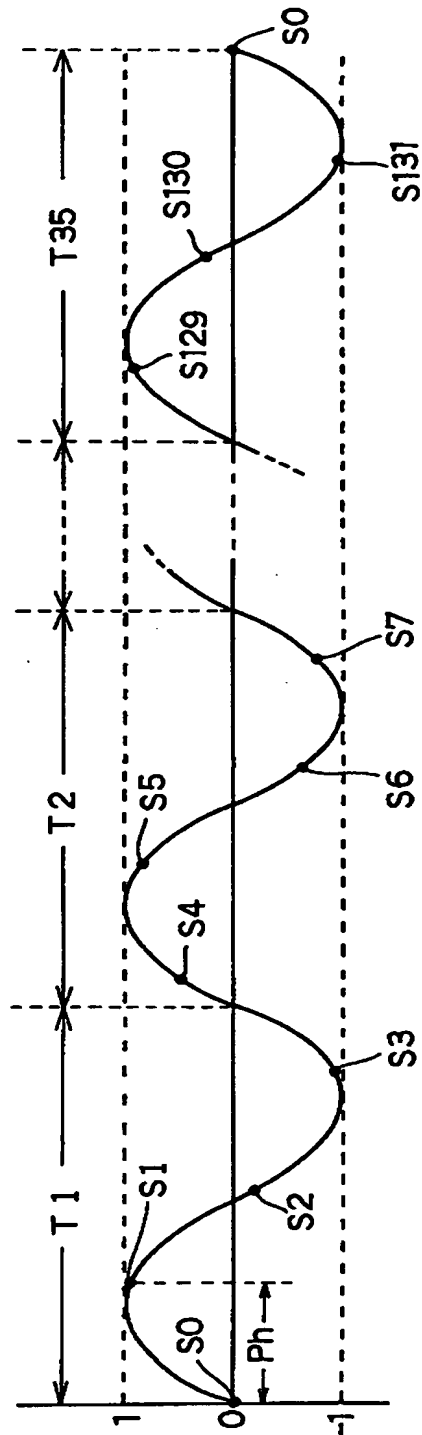
【図 4】



【図 5】

	NTSC	PAL	PAL-M	PAL-N
f_{sc} [MHz]	3.579545	4.43361875	3.57561149	3.58205625
1クロックあたりの位相 [deg]	95.4545	118.2298	95.3496	95.5215
10ビット加算値	272	336	271	272
20ビット加算値	278032	344369	277726	278227

【图 6】



【図 7】

	NTSC	PAL	PAL-M	PAL-N
f_{sc} [MHz]	3.579545	4.43361875	3.57561149	3.58205625
$f_{sc}/13.5\text{MHz}$	$\div \frac{35}{132}$	$\div \frac{423}{1288}$	$\div \frac{303}{1144}$	$\div \frac{173}{652}$
1クロックあたりの 位相 [deg]	95.45	118.23	95.35	95.52
ワード数	132	1288	1144	652

【書類名】 要約書

【要約】

【課題】 必要なメモリ容量を縮小することによりコストの低減を図ったマルチフォーマットビデオエンコーダを提供する。

【解決手段】 マルチフォーマットビデオエンコーダは、デジタル化されたRGB信号を複数のビデオフォーマットでエンコードするために、前記RGB信号より色差信号B-Y、R-Yを出力する手段1と、三角関数値を記憶するメモリ7と、前記ビデオフォーマットに基づいて所定の間隔を設ける演算により前記メモリ7へのアドレスを出力するアドレス演算回路6と、前記アドレスによってメモリ7より取り出される三角関数値とで色差信号B-Y、R-Yの乗算をする乗算回路2、3とを備えている。

【選択図】 図1

【書類名】 職権訂正データ
【訂正書類】 特許願

<認定情報・付加情報>

【特許出願人】
【識別番号】 000116024
【住所又は居所】 京都府京都市右京区西院溝崎町 2 1 番地
【氏名又は名称】 ローム株式会社
【代理人】 申請人
【識別番号】 100085501
【住所又は居所】 大阪府大阪市中央区天満橋京町 2 番 6 号 天満橋八
千代ビル別館 佐野特許事務所
【氏名又は名称】 佐野 静夫

出 願 人 履 歴 情 報

識別番号 [000116024]

1. 変更年月日	1990年 8月22日
[変更理由]	新規登録
住 所	京都府京都市右京区西院溝崎町21番地
氏 名	ローム株式会社